

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭64-48119

⑬ Int. Cl.<sup>4</sup>

G 06 F 1/00

1/04

識別記号

3 7 0

3 4 0

庁内整理番号

Z-6745-5B

6745-5B

6745-5B ※審査請求 未請求 発明の数 3 (全7頁)

⑭ 公開 昭和64年(1989)2月22日

⑮ 発明の名称 半導体装置

⑯ 特 願 昭62-206003

⑰ 出 願 昭62(1987)8月19日

⑱ 発 明 者 田 中 成 弥 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内

⑲ 発 明 者 岩 村 将 弘 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内

⑳ 発 明 者 佐 瀬 隆 志 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内

㉑ 発 明 者 関 光 穂 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内

㉒ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉓ 代 理 人 弁理士 鶴 沼 辰 之 外1名

最終頁に続く

## 明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

1. 複数の電子部品からなる電子回路が組み込まれた半導体装置において、予め定められた機能を実行する機能回路と、この機能回路の動作環境によつて変動する半導体基板上の物理量を検出する物理量検出手段と、この物理量検出手段の出力に応じて前記機能回路の動作速度を動作環境に適合するように制御する動作制御手段とを前記半導体基板上に配置されてなることを特徴とする半導体装置。

2. 動作環境によつて変動する半導体基板上の物理量を検出する物理量検出手段を有する複数の機能回路と、この複数の機能回路のそれぞれの物理量検出手段の出力を利用して前記複数の機能回路の動作速度を制御する動作制御手段とを同一半導体基板上に配置されていることを特徴とする半導体基板。

3. 動作環境によつて変動する半導体基板上の物理量を検出する物理量検出手段と、この物理量検出手段の出力に応じて自身の動作速度を動作環境に適合するように制御する動作制御手段を有する複数の機能回路と、この複数の機能回路のそれぞれの物理量検出手段の出力を利用して前記複数の機能回路のデータ処理量を制御する監視制御手段とを同一半導体基板上に配置されていることを特徴とする半導体基板。

4. 物理量検出手段は複数の機能の回路の中で、全体の速度性能を支配する機能回路の近傍に配置されている特許請求の範囲第1項ないし第3項のいずれか記載の半導体装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体装置に係り、特に動作環境の変化に適応可能とした半導体装置に関する。

(従来の技術)

たとえばマイクロコンピュータシステム等において、その最大動作速度は、半導体装置の特性か

ら決定され、しかも該半導体装置の特性は温度、電圧等によつて変化することから、最悪環境条件において定められていた（特公昭58-48943号公報参照）。

〔発明が解決しようとする問題点〕

このように、マイクロコンピュータシステムの最大動作速度は、最悪環境条件で定められたものであるため、最悪環境条件でない環境にあつては、本来出せるべき速度を抑えて使用していたものであつた。

それ故、本発明の目的は、環境に適応して最高の動作速度を発揮できるようにした半導体装置を提供するにある。

〔問題点を解決するための手段〕

このような目的を達成するために、本発明は、複数の電子部品からなる電子回路が組み込まれた半導体装置において、予め定められた機能を実行する機能回路と、この機能回路の動作環境によつて変動する半導体基板上の物理量を検出する物理量検出手段と、この物理量検出手段の出力に応じ

て前記機能回路の動作速度を動作環境に適合するように制御する動作制御手段とを前記半導体基板上に配置されてなることを特徴とする半導体装置としたものである。

〔作用〕

このようにすれば、まず半導体基板上の物理量を検出する物理量検出手段によつて、機能回路の動作環境の物理量をリアルタイムに検出することができる。そして、動作制御手段は、物理量検出手段の出力に应答して機能回路の動作態持を制御するようになる。

したがつて、これにより前記機能回路は動作環境に応じた最適な動作を行なわせることができるようになる。

〔実施例〕

第1図は本発明による半導体装置の一実施例を示すブロック構成図を示す。同図において、101は演算処理装置（CPU）であり、101は前記CPU101の内部または近傍に配置された温度検出器、111、112はそれぞれ前記温度検出

器110の出力130から供給される電圧をもとに動作する量子化回路、電圧制御発振器（VCO）、118は記憶装置である。

また前記CPU101において、115は演算装置、116はレジスタ群、113はROM、114はコントロール装置、117は前記記憶装置118とのデータとの受け渡しをするための入出力装置である。

このようにして構成される半導体装置において個々の部品の動作について説明する。

前記温度検出器110、VCO112、量子化回路111の具体例を第2図、第3図および第4図に示す。

第2図（a）は、温度検出器110として、ダイオード210の負の温度係数を利用した一例を示す。前記ダイオード210には、定電流源220を用いて一定電流を流すと、前記ダイオード210の両端、即ち出力端子には電圧Vcが得られるようになる。この電圧Vcは温度Tの変化により、第2図（b）に示すような特性が得られ、これに

より、温度変化を電圧変化として検出することができるようになる。

また、第3図（a）は、前記VCO112として、エミッタ結合形マルチバイブレータを利用した一例を示す。第3図（a）に示す回路の制御電圧入力端子301、302に制御電圧Vcを加えたとき、Vco出力端子303または304に次式（2）で示す発振周波数foが得られる。

$$f_o = \frac{I}{4CV_{BE}} \quad \dots \dots (2)$$

ここで、Iはトランジスタ312、322に流れる電流、Cはコンデンサ303の容量、VBEはダイオード313、314の順方向電圧を示す。

上式（2）において、VBEは一定であり、Cを固定値にすると、foはIによつて可変できることがわかる。トランジスタ321、322のエミッタ・ベース間の電圧をVBE'、抵抗323、324をREとすると、電流Iは次式

$$I = \frac{V_c - V_{BE'}}{R_E} \quad \dots \dots (3)$$

で設定できる。したがって、制御電圧  $V_c$  に対して得られる発振周波数  $f_o$  は第3図(b)に示すような比例関係になる。

さらに、第4図(a)は、量子化回路111として、電圧比較器402と基準電源403を用いた例を示す。基準電源403の電圧を  $V_B$  に設定すると、入力端子401に印加される入力電圧と出力端子404に得られる出力電圧の関係が第4図(b)に示すようになる。すなわち、連続的に変化する入力電圧に対して、 $V_B$  を境にして出力電圧は2値をとることになる。したがって、 $V_B$  の設定を所望の値にすることにより、入力電圧を所望のレベルで2値化することができる。

さらに、第1図に示すCPU101は、動作開始時に記憶装置118からプログラムをロードするようになっている。コントロール装置114の出力151は予め定められた演算のための制御情報をROM113から読み出すためのアドレスとなつている。前記コントロール装置114は、ROM113の出力150を基に演算装置115、

レジスタ群116、入出力装置117へそれぞれ制御信号171、172、173を出力し、これらの制御信号に従って演算が行なわれるようになっている。

演算の例では、たとえばレジスタレジスタ演算のケースにおいて、レジスタ群116の出力152が演算装置115に読み出され、演算後、演算結果の出力153はレジスタ群116に書き込まれるようになっている。

また、レジスタ内容のメモリへの格納のケースでは、レジスタ群116の出力152が入出力装置117へ読み出され、入出力装置117を通して記憶装置118へ格納される。

VCO112からのクロックは、CPU101の動作タイミングを規定するために機能する。

次に、このように構成した半導体装置の作用について説明する。

温度検出器110の出力130は、第2図(b)に示すように温度変化に対して負の勾配を持った電圧としてVCO112に供給される。VCO

112は、電圧変化に対して正の勾配を持った周波数に変換される。つまり、VCOの出力131は、温度によつて負の勾配を持った周波数となる。

第5図(b)は、マクロ的に見た温度変化と周波数の変化を示したものである。つまり温度が上がってくると周期(1/周波数)が長くなり、温度が下がってくると周期は短くなる。

第6図は、温度により負の勾配をもつVCO112の出力131をクロックとした時のレジスタレジスタ演算を例にしたタイミングチャートを示す。ここで示すレジスタレジスタ演算は、演算に1サイクル、レジスタ読み出し、レジスタ書き込みにそれぞれ半サイクル必要とする場合について示している。温度によつて、VCO112の周波数が増加すると、第6図に示すように演算の速度が変化する。

従来みられた通常のCPUは、環境最悪を想定して動作周波数を決めているため、第5図(a)の  $f_{max}$ 、第6図(c)の  $T_{max}$  で動作する。

本実施例によれば、温度が低い場合は、従来の

CPUより性能が向上する。また、温度が第5図(a)の  $T_{max}$  に変化した時でも従来の性能と等しくなる。

ここで述べている温度は、ユーザが使用するCPUの動作環境に大きく依存する。つまり、実装時に放熱性のよい放熱板を設け、さらに周辺温度を下げる装置をつけた良好な環境で使った場合(意図的に温度を下げた場合)は、悪い環境で使った場合に比べて、CPUの性能が向上する。

上記構成を基本とし、改良したものとして温度検出器110の出力130が供給する電圧を  $T_{max}$  の時  $V_B$  となるように調整することにより、量子化回路111の出力132は、前記  $T_{max}$  の境界をはさんで2値の出力をもつことができる。この出力を利用することにより、コントロール装置114は、 $T_{max}$  以上の温度となつてとき、現在実行中の途中結果を記憶装置118に退避することができる。

したがってこのようにすれば、温度が許容動作温度以上に上昇したとき、途中結果の退避を行な

い、CPU 101の温度が動作範囲内にもどつた時に演算を再実行することができ、情報(CPU演算データ)の信頼性を向上させることができる。

第7図は、本発明による半導体装置の他の実施例を示すブロック構成図である。同図において、710、720は夫々第1、第2のCPUであり、711、721は夫々第1、第2のCPU 710、720の近傍に配置された、第1、第2の温度検出器である。第1、第2の温度検出器の出力712、722は監視制御装置730に供給されるとともに第1、第2の電圧制御発振器713、723と第1、第2の量子化回路715、725に供給される。第1、第2の温度検出器の出力は第2図(b)に示すように温度変化に対して負の勾配を持つている。第1、第2の電圧制御発振器713、723の出力714、724は夫々第1、第2のCPU 710、720のクロックとなり、CPU 710、720の動作速度を規定する。第1、第2の電圧制御発振器は夫々第3図(b)に示すように入力電圧の変化に対して正の勾配を持つてい

る。

しかしながら、上記実施例のようにすれば、2個のCPU 710、720はそれぞれ、自身の動作環境に応じて動作速度が変化するようになっており、監視制御装置730は信号線712、722により、二個のCPU 710、720の動作速度を監視している。したがって、実行待ちのジョブの性質(緊急度やステップ数等)、あるいはCPUの稼働状態などに応じてきめ細かなジョブの配分が可能となる。たとえばCPU 710がCPU 720より高速のクロックで動作しており、それぞれがジョブ実行中の状態で緊急度の高い実行待ちジョブが発生したケースでは、低速のCPU 720が先にジョブの実行を終了しても、即ジョブを渡さずに高速のCPU 720の終了を待つてジョブを実行させ、より短いTAT (Turn Around Time) を得るようにすることができるようになる。

また、さらに他の改良にあつては、たとえばCPU 710の稼働状態が厳しく、その環境温度

る。したがって、夫々の発振周波数は温度変化に対して負の勾配を持つており、温度が上昇すると発振周波数が低くなり、温度が下降すると発振周波数が高くなる。

監視制御装置730は、温度センサ711、721の出力712、722とCPU 710、720の状態出力717、727と記憶装置740の実行待ちジョブの状態出力733とから、CPU 710、720のどちらにジョブを実行させるかを制御する。例えば第1のCPU 710にジョブを実行させる場合、制御信号731により、CPU 710にジョブの実行を指令する。これにより、CPU 710は記憶装置740から実行待ちのジョブを自分の主メモリ(図示されない。)に読み込み実行する。CPU 720にジョブを実行させる場合の動作も上記と同様である。

このように、複数のCPUにジョブを分配する場合、従来の方法ではCPUがジョブを実行中かどうかだけが判断材料であり、実行を終了したCPUに順次ジョブが分配されるようになってい

が上昇してきたとき、意識的にCPU 710へのジョブ配分を減らすこともできるようになる。

さらに、監視制御装置730は温度検出器711、712の出力を監視しているための温度の異常上昇を予測できるので、CPUの故障を予知して事前に停止させることもできるようになる。

なお、715、725は夫々温度検出器711、721の出力を所定のしきい値で量子化する回路であり、その出力716、726をCPU 710、720に供給する。CPU 710、720はこの出力を利用して例えば自分自身を休止状態にしたり、内部のテンポラリレジスタ(図示しない)を記憶装置740に退避したりすることも可能である。

上述した各実施例では、物理量として温度を対象としたものであるが、必ずしもこれに限ることはなく、たとえば電力、電圧、電流あるいは圧力等の物理量を対象としても同様の効果が得られることはいうまでもない。

(発明の効果)

第 1 図

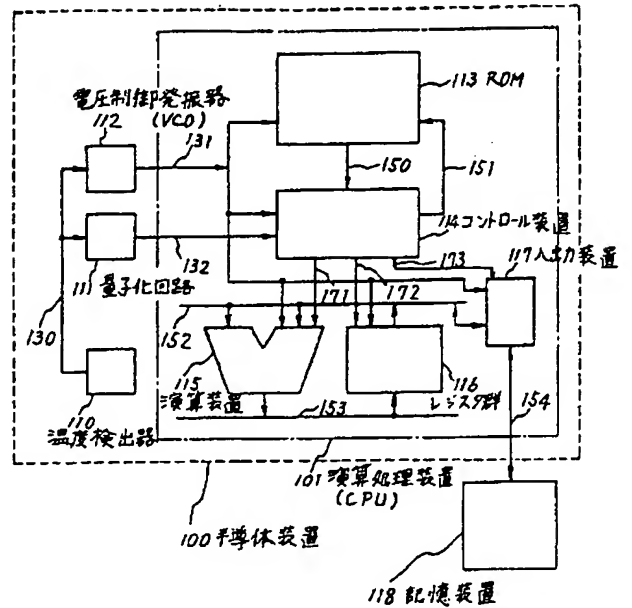
以上説明したことから明らかなように、本発明による半導体装置によれば、半導体基板上に配置された機能回路は動作環境に応じて動作態様が制御されるので、高性能、高信頼のものが得られるようになる。

4. 図面の簡単な説明

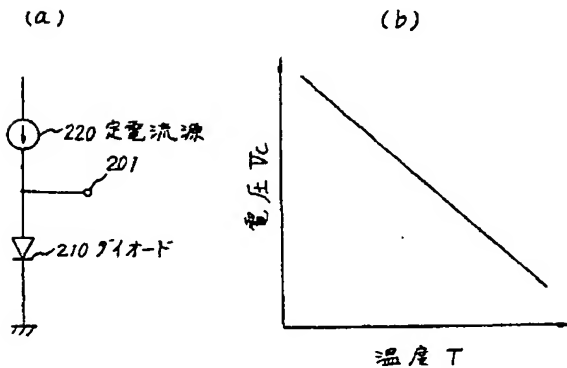
第1図は本発明による半導体装置の一実施例を示すブロック構成図、第2図は前記半導体装置に用いられる温度検出器の一実施例を示す説明図、第3図は前記半導体装置に用いられる電圧制御発振器の一実施例を示す説明図、第4図は前記半導体装置に用いられる量子化回路の一実施例を示す説明図、第5図は前記半導体装置における温度と動作周波数との関係を示す図、第6図は前記半導体装置の温度変化にともなうタイムチャート、第7図は本発明による半導体装置の他の実施例を示すブロック構成図である。

101…演算処理装置(CPU)、110…温度検出器、111…量子化回路、112…電圧制御発振器(VCO)。

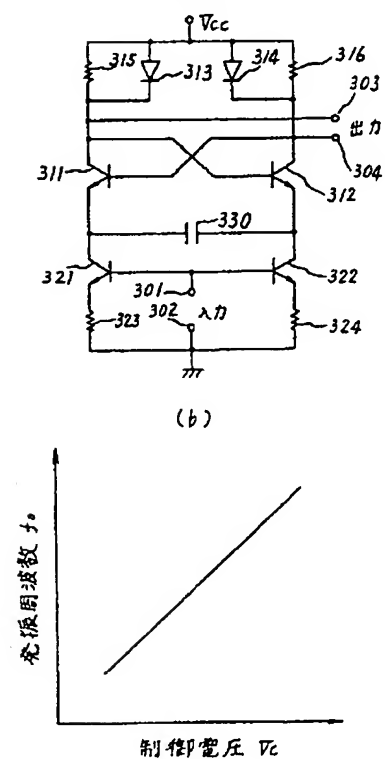
代理人 井理士 鶴沼辰之



第 2 図

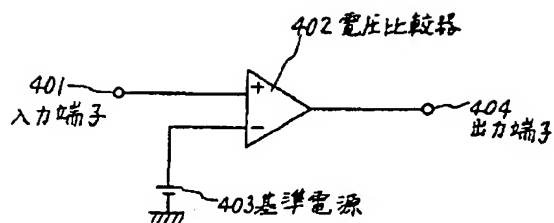


第 3 図

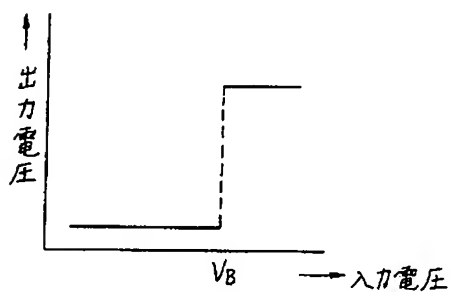


第 4 図

(a)

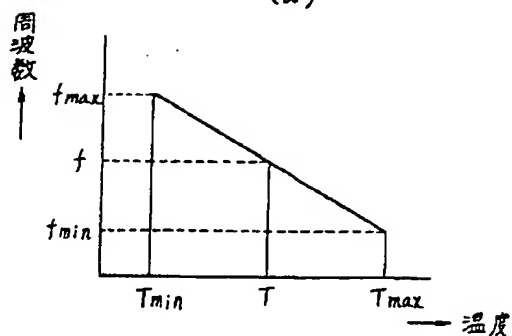


(b)

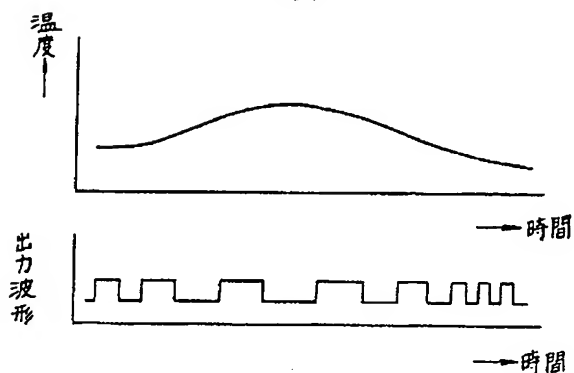


第 5 図

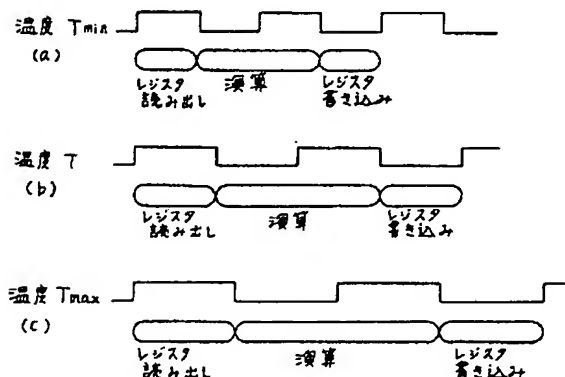
(a)



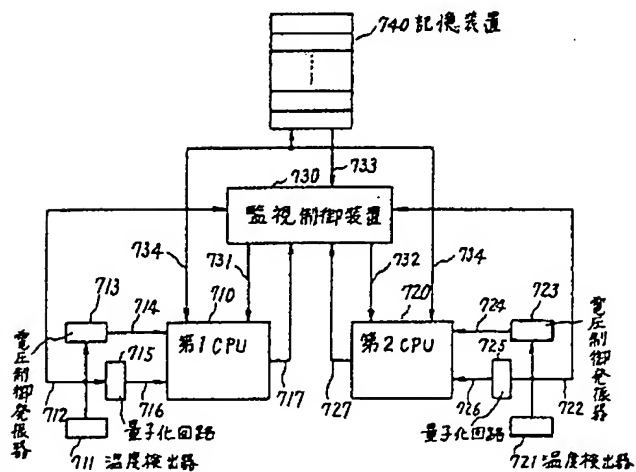
(b)



第 6 図



第 7 図



第1頁の続き

⑤Int.Cl.<sup>4</sup>

G 06 F 15/06  
H 01 L 21/66  
21/82  
27/04

識別記号

3 2 0

庁内整理番号

P-7343-5B  
H-6851-5F  
7925-5F  
7514-5F

⑦発 明 者 水 村 武 司 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内